

86.01 Técnica Digital

Familias Lógicas

Ing. Jorge H. Fuchs

Objetivos de la clase:

Plantear los conceptos básicos de electrónica digital para poder comprender la información contenida en las hojas de datos de los circuitos integrados digitales.

Analizar el concepto de Familia lógica y sus parámetros más relevantes.

Conocer las características principales de las distintas tecnologías utilizadas en los circuitos integrados digitales.

Denominamos **familia lógica** a aquellos componentes lógicos que tienen características en común, debido a que son de una misma tecnología de fabricación, lo que los hace compatibles entre sí. Valores **min, max, typ**.

Características eléctricas

- Niveles lógicos (tensiones)
- Margen de ruido
- Corrientes de entrada y salida
- Fan Out
- Fan In

Características de conmutación

- Retardo de propagación
- Potencia consumida

Rangos de operación

- Tensión de alimentación
- Temperatura

Niveles lógicos

Si bien los **niveles lógicos** (tensiones) ideales son **V_{CC}** (tensión de alimentación) para el 1 lógico, y **0 V** para el 0 lógico, existe un rango de valores garantizados y tolerados.



V_{CC}		
V_{OH}		
	NM_H	
		V_{IH}
		V_{IL}
	NM_L	
V_{OL}		
0V		

Niveles lógicos - Margen de ruido

Los **niveles lógicos** (tensiones) que se especifican en las hojas de datos son:

V_{OHmin} : Tensión de salida **mínima** en estado **alto** garantizada por el fabricante.

V_{OLmax} : Tensión de salida **máxima** en estado **bajo** garantizada por el fabricante.

V_{IH} : **Mínima** tensión de entrada requerida por el fabricante para ser reconocida como un 1.

V_{IL} : **Máxima** tensión de entrada requerida por el fabricante para ser reconocida como un 0.

Margen de ruido (Noise Margin):

$$NM_H = V_{OHmin} - V_{IH}$$

$$NM_L = V_{IL} - V_{OLmax}$$

El menor de ambos será el **NM** de la familia.

Ejemplo: inversor

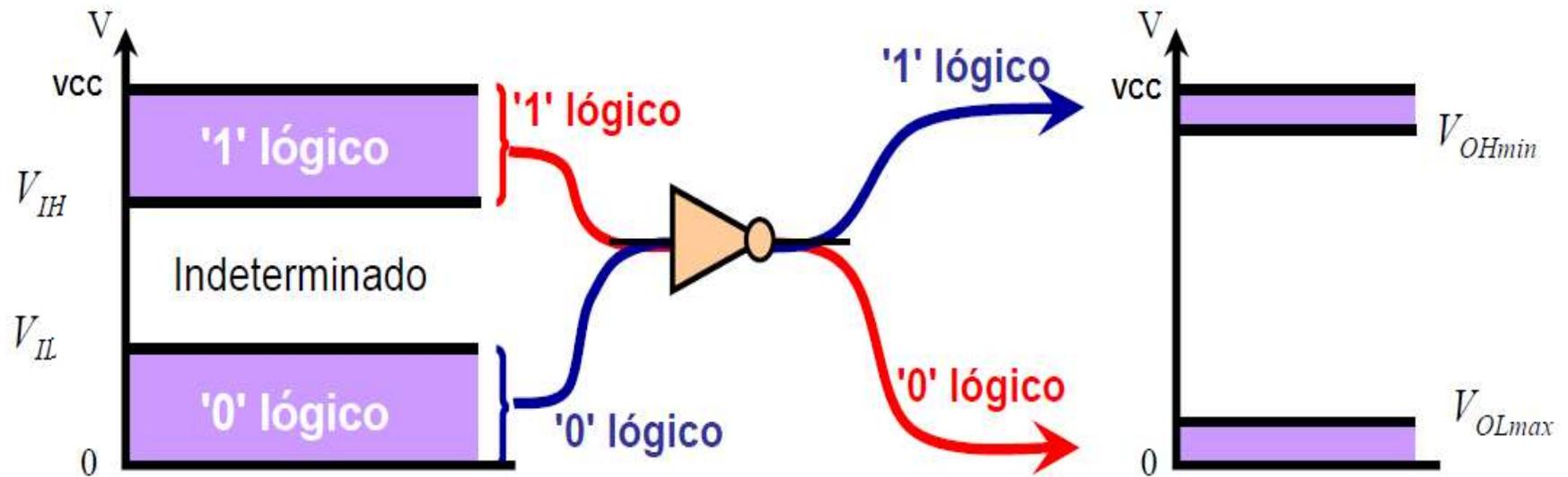
Ejemplo de niveles lógicos para un **inversor**:

Entrada

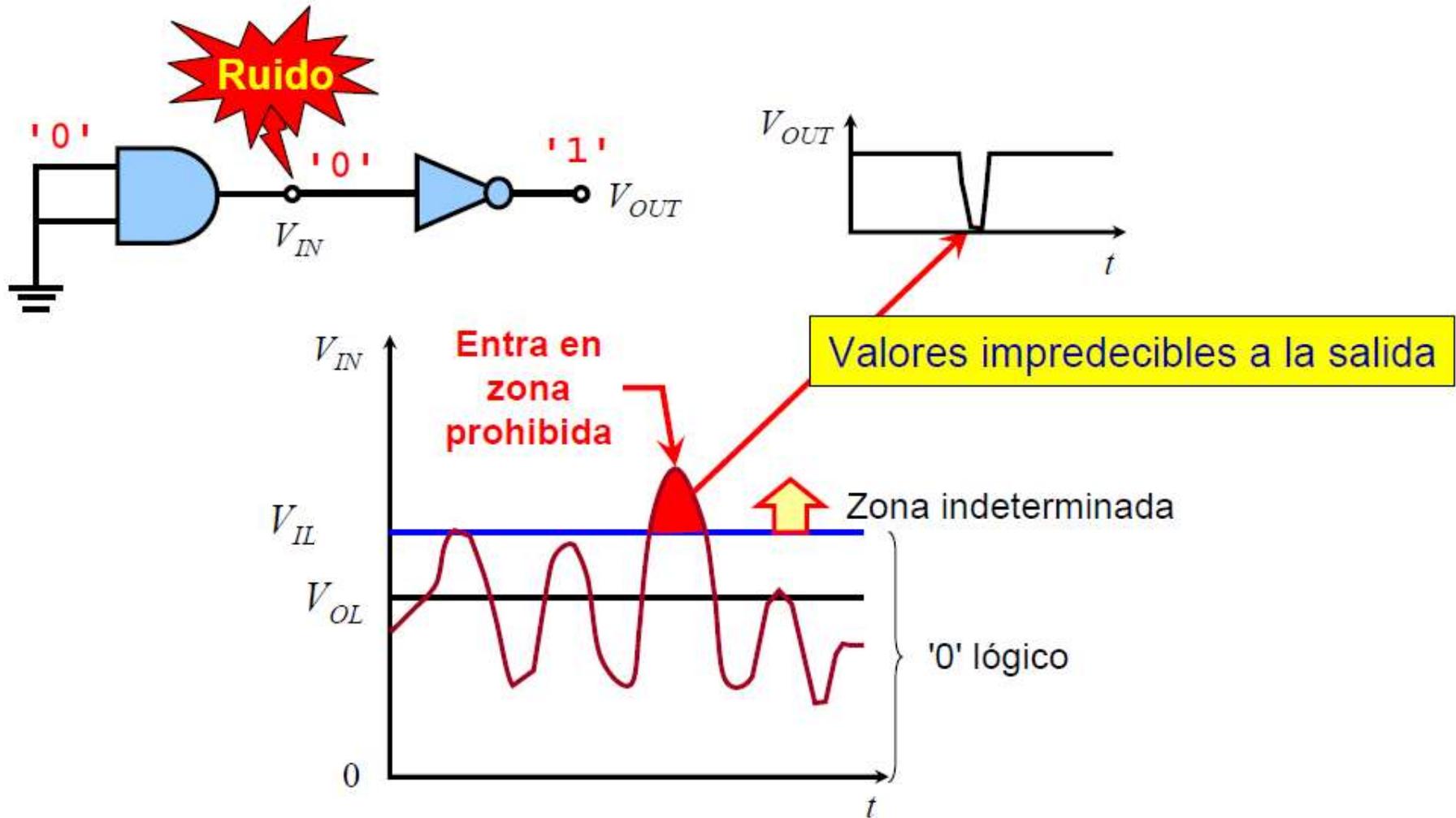
Salida

Tensiones que se consideran '0' ó '1'

Tensiones que se dan como '0' ó '1'

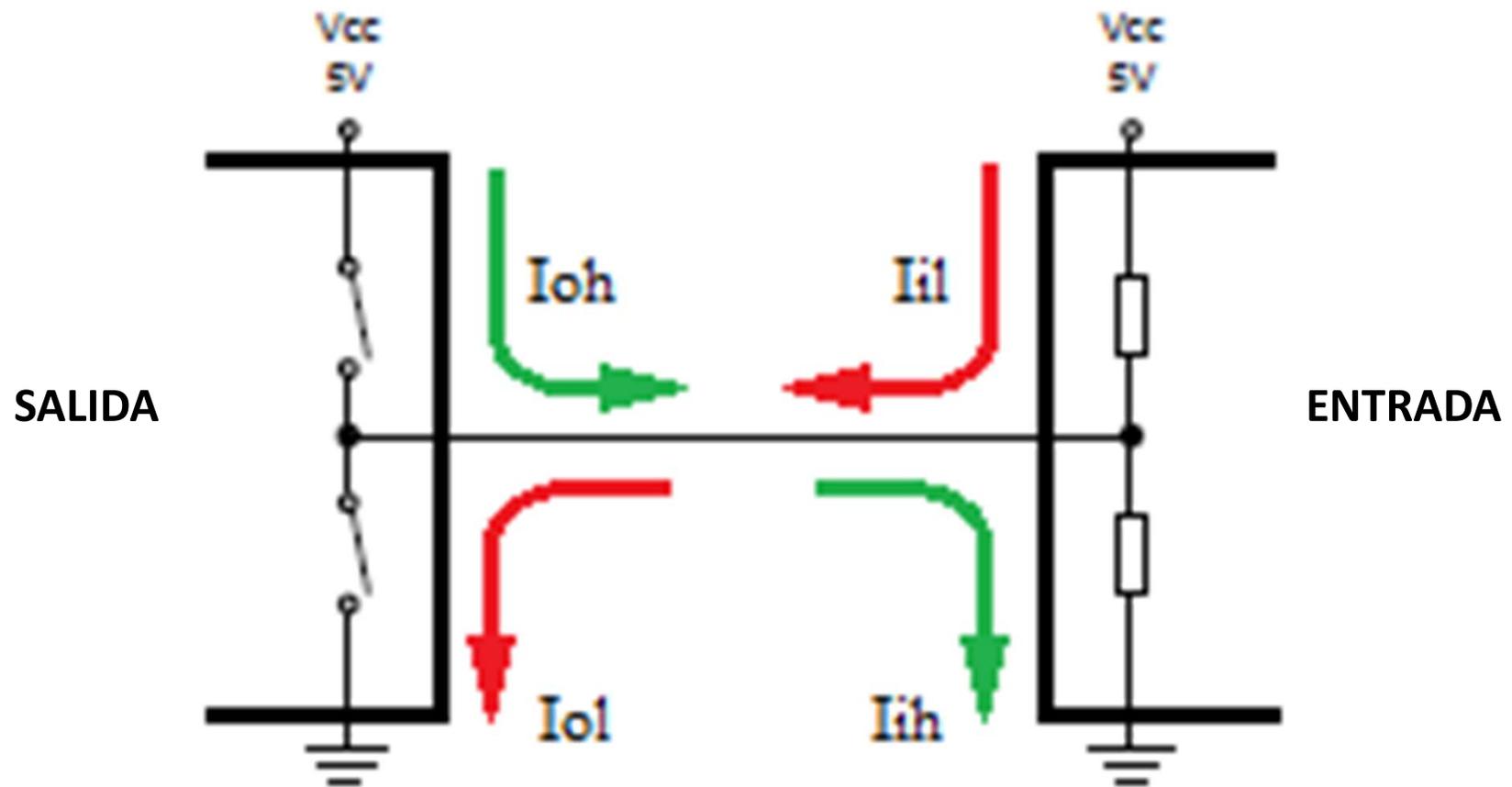


Ejemplo: inversor



Corrientes de entrada y salida

También se informan en la hoja de datos las **corrientes** de entrada y salida en ambos niveles lógicos.



Corrientes de entrada y salida

Las **corrientes** de entrada y salida en ambos niveles lógicos son:

I_{OH} : **Capacidad** de corriente de salida en estado **alto** garantizada por el fabricante.

I_{OL} : **Capacidad** de corriente de salida en estado **bajo** garantizada por el fabricante.

I_{IH} : **Máximo consumo** de corriente de entrada en estado **alto** garantizado por el fabricante.

I_{IL} : **Máximo consumo** de corriente de entrada en estado **bajo** garantizado por el fabricante.

Por convención se toman **positivas** las corrientes **entrantes** y **negativas** las corrientes **salientes**.

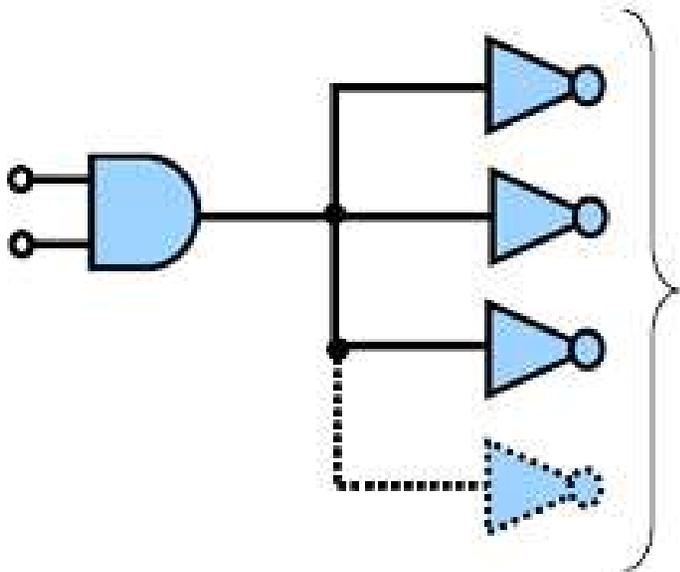
Fan Out

Definimos el **Fan Out (N o FO)** como la **máxima cantidad de entradas** que puedo alimentar desde una salida sin degradar los niveles lógicos garantizados. Surge de analizar para ambos estados lógicos la relación entre la corriente de salida y la de entrada:

$$FO_H = |I_{OH} / I_{IH}|$$

$$FO_L = |I_{OL} / I_{IL}|$$

El menor de ambos será el **FO (N)** de la familia.



Máximo N puertas \Rightarrow fan-out = N

Muchos autores lo definen como la cantidad de entradas que tiene una compuerta lógica, sin embargo esto no aporta mayor información.

Definimos el **Fan In (FI)** como la **cantidad equivalente** de entradas típicas (I_{IH} , I_{IL}) que consume una entrada en particular.

Por ejemplo, en una salida con $FO = 10$ podré conectarle 10 entradas típicas, o 5 con $FI = 2$, u otras combinaciones que no superen 10.

Retardo de propagación

Retardo de propagación:

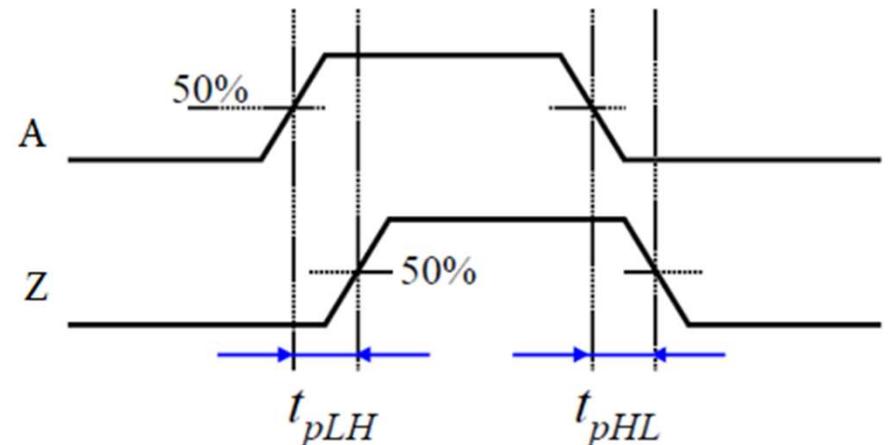
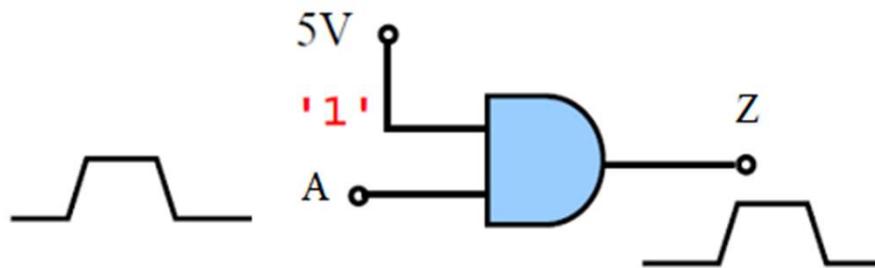
Es el tiempo que **demora** una compuerta en tener en su salida el valor correspondiente desde que se produce el cambio en una variable de entrada. Está en el orden de los **nano segundos (ns)**.

El fabricante especifica:

t_p

t_{pLH}

t_{pHL}



Potencia y Factor de Mérito

Potencia consumida o disipada:

Es la energía por unidad de tiempo **suministrada** a una compuerta por la fuente de alimentación. Está en el orden de los **mili Watts (mW)**.

El fabricante la especifica en las hojas de datos.

$$P_d$$

Factor de mérito:

Se define como factor de mérito al producto entre la potencia disipada y el retardo de propagación. Está en el orden de los **pico Joule (pJ = ns . mW)**.

$$FM = P_d t_p$$

Como podemos ver, cuanto **más bajo** sea el factor de mérito **mejor** será la familia.

Rangos de operación

Tensión de
Alimentación

Temperatura de
Operación

Serie militar:

54XXNN

4,5 - 5,5 V

-55°C +125°C

Serie comercial:

74XXNN

4,75 - 5,25 V

0°C +70°C

Hoja de datos

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V
I_{OH}	HIGH Level Output Current			-0.4	mA
I_{OL}	LOW Level Output Current			16	mA
T_A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -12 \text{ mA}$			-1.5	V
V_{OH}	HIGH Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max}$ $V_{IL} = \text{Max}$	2.4	3.4		V
V_{OL}	LOW Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = \text{Max}$ $V_{IH} = \text{Min}$		0.2	0.4	V
I_I	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}, V_I = 5.5V$			1	mA
I_{IH}	HIGH Level Input Current	$V_{CC} = \text{Max}, V_I = 2.4V$			40	μA
I_{IL}	LOW Level Input Current	$V_{CC} = \text{Max}, V_I = 0.4V$			-1.6	mA
I_{OS}	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 3)	-18		-55	mA
I_{OCH}	Supply Current with Outputs HIGH	$V_{CC} = \text{Max}$		4	8	mA
I_{OCL}	Supply Current with Outputs LOW	$V_{CC} = \text{Max}$		12	22	mA

Note 2: All typicals are at $V_{CC} = 5V, T_A = 25^\circ\text{C}$.

Note 3: Not more than one output should be shorted at a time.

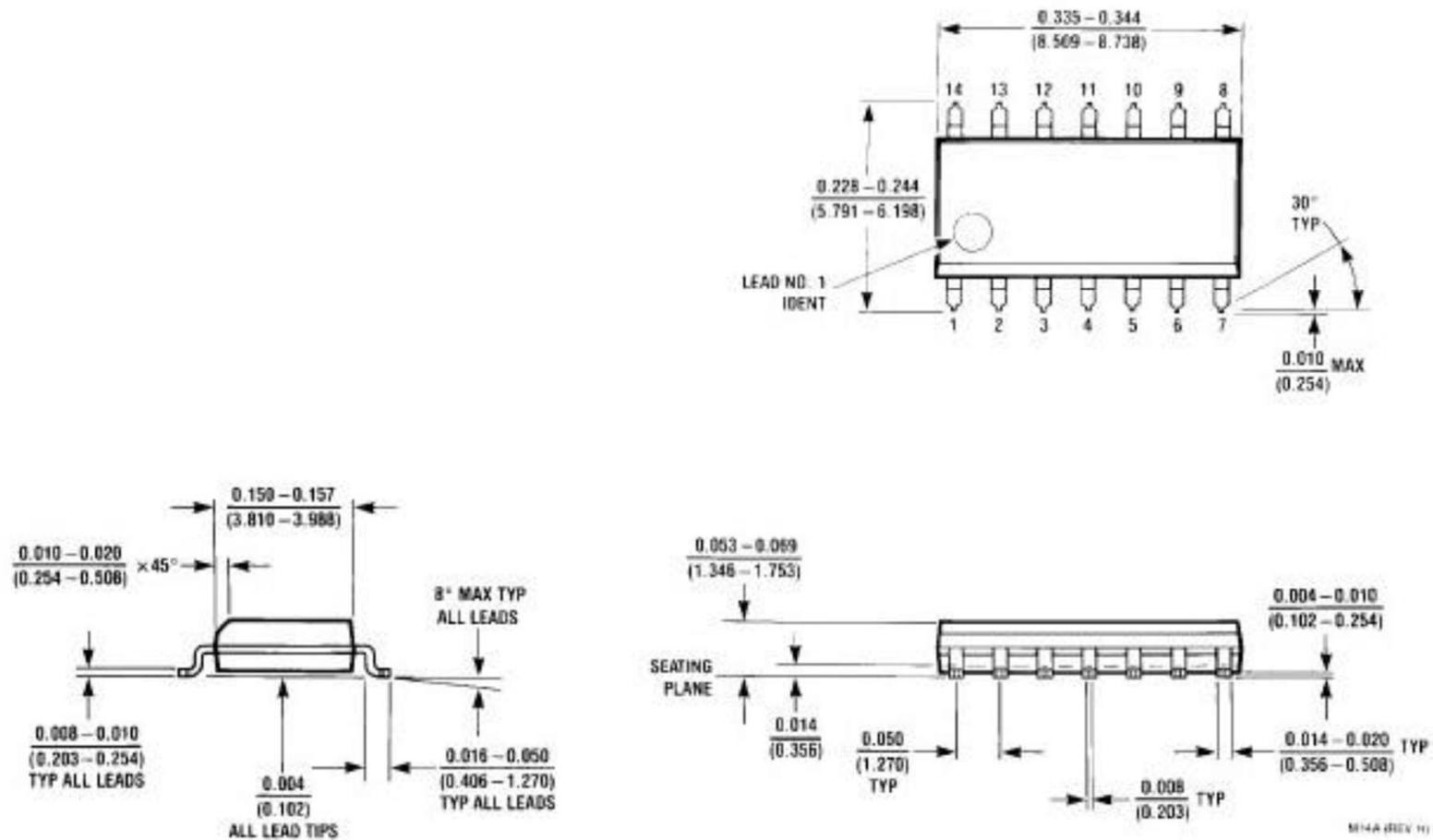
Switching Characteristics

at $V_{CC} = 5V$ and $T_A = 25^\circ\text{C}$

Symbol	Parameter	Conditions	Min	Max	Units
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	$C_L = 15 \text{ pF}$ $R_L = 400\Omega$		22	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output			15	ns

Hoja de datos

Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow Package Number M14A

Familia l3gica ideal

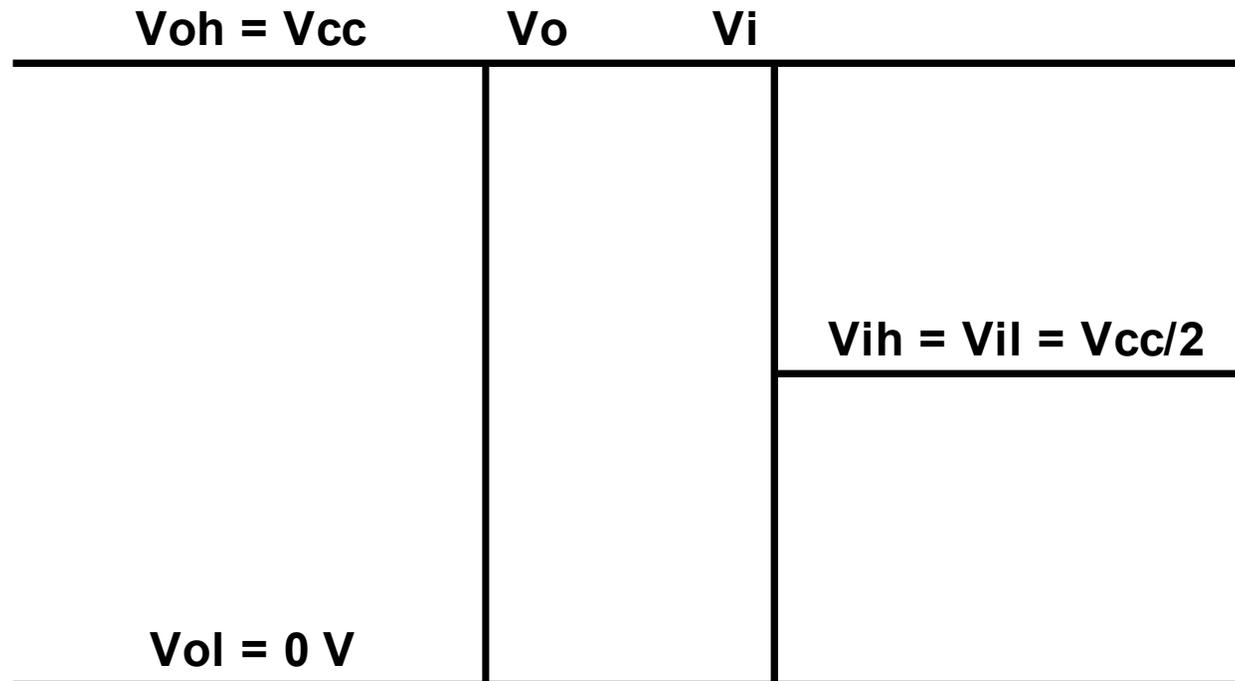
Niveles de tensi3n:

$$V_{OH} = V_{CC}$$

$$V_{IH} = V_{IL} = \frac{V_{CC}}{2}$$

$$V_{OL} = 0 V$$

$$NM = \frac{V_{CC}}{2}$$



Familia l3gica ideal

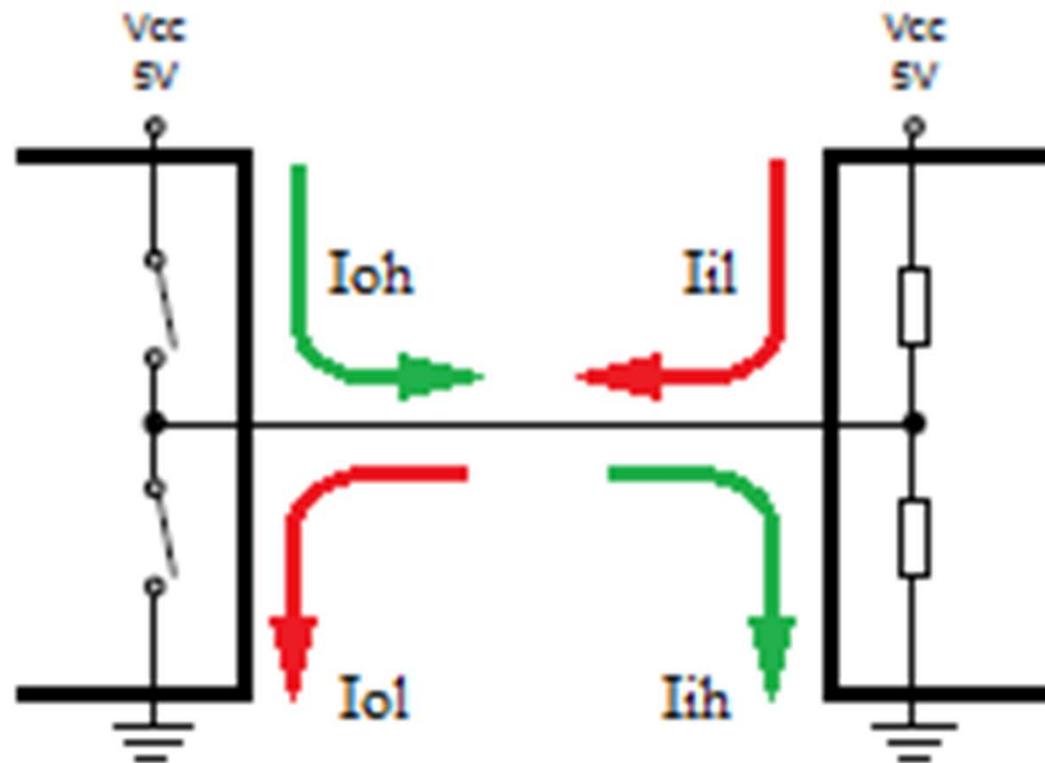
Corrientes:

$$I_{OH} = I_{OL} \rightarrow \infty$$

$$I_{IH} = I_{IL} = 0$$

$$FO \rightarrow \infty$$

$$Z_i \rightarrow \infty$$



Familia lógica ideal

Conmutación:

$$t_p = 0$$

$$P_d = 0$$

$$FM = 0$$

El valor de FM de una familia nos dará idea de qué tan cerca de la **familia lógica ideal** estará esta familia lógica.

Como esto es físicamente imposible, nos encontramos con el dilema de que si quiero conmutación rápida deberé sacrificar potencia, y si quiero poca potencia disipada tendré por lo general retardos de propagación mayores.

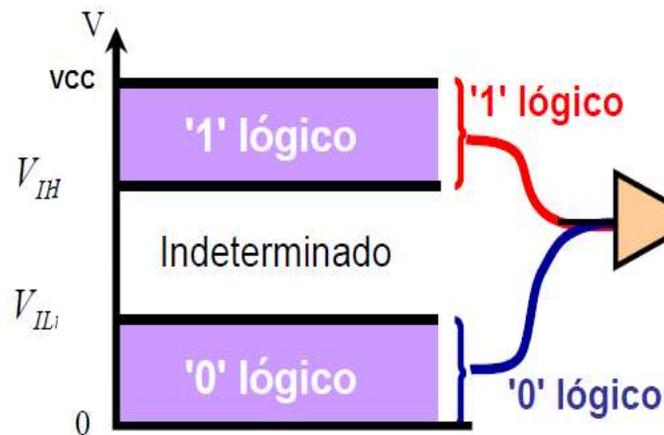
Esto da lugar a implementar familias enfocadas en solo una de estas características, es decir de **bajo consumo** o de **alta velocidad**.

Familias activas y pasivas

Una **familia activa** no degrada los niveles lógicos, por el contrario, si el nivel de entrada está cercano a los límites de la zona prohibida, a su salida el nivel correspondiente será reestablecido.

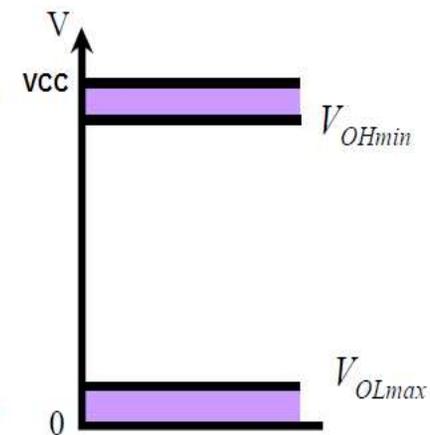
Entrada

Tensiones que se consideran '0' ó '1'



Salida

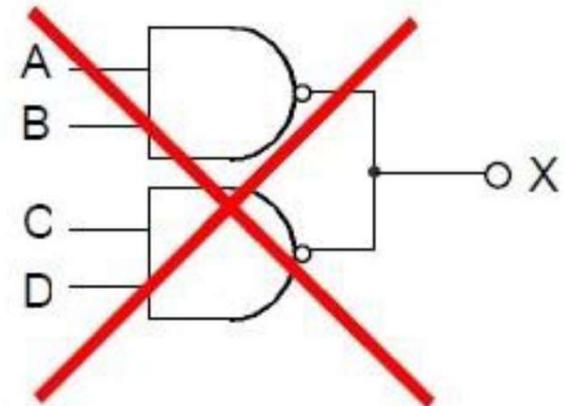
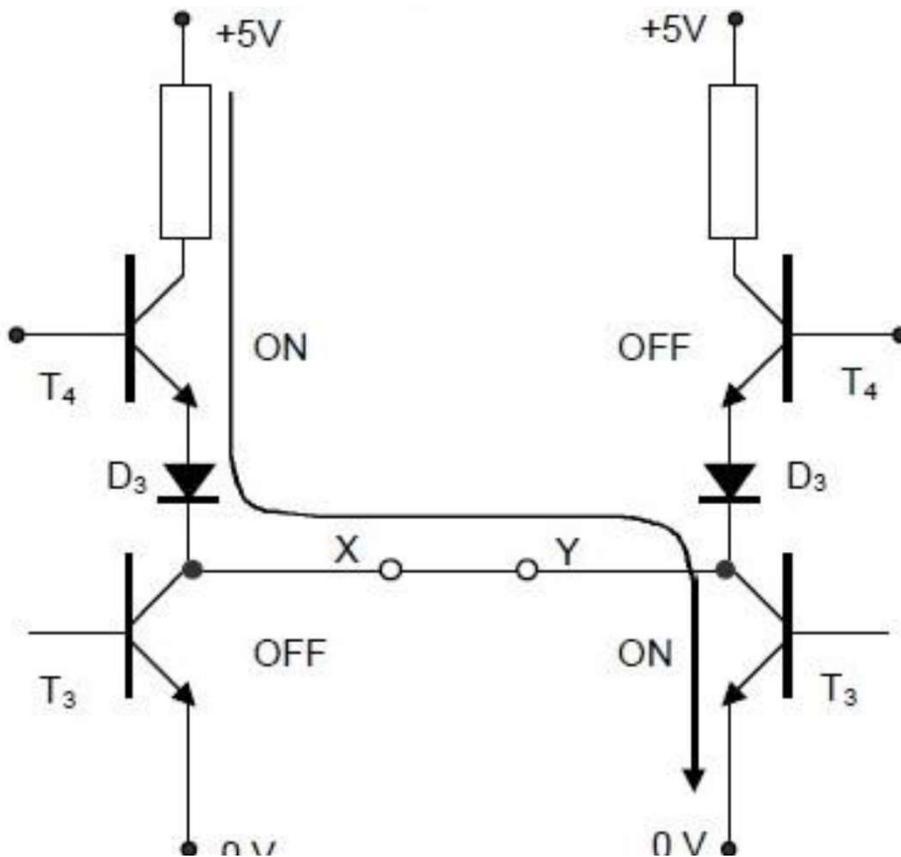
Tensiones que se dan como '0' ó '1'



Una **familia pasiva** no reestablece los niveles lógicos, por lo que estos se van degradando por cada nivel atravesado. Por ejemplo: Lógica de diodos.

Topología de Bus

Para conectar salidas a un **bus** no puedo utilizar las Standard.

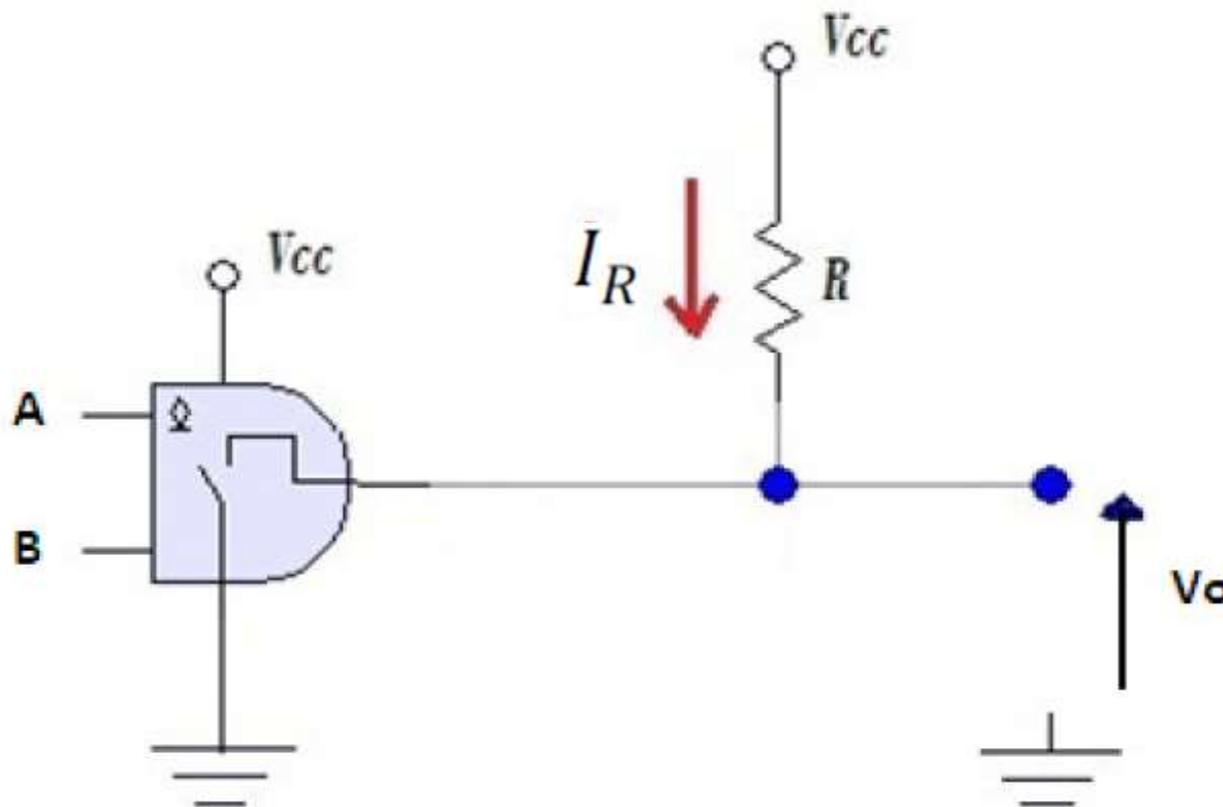


Salidas Open Collector / Open Drain

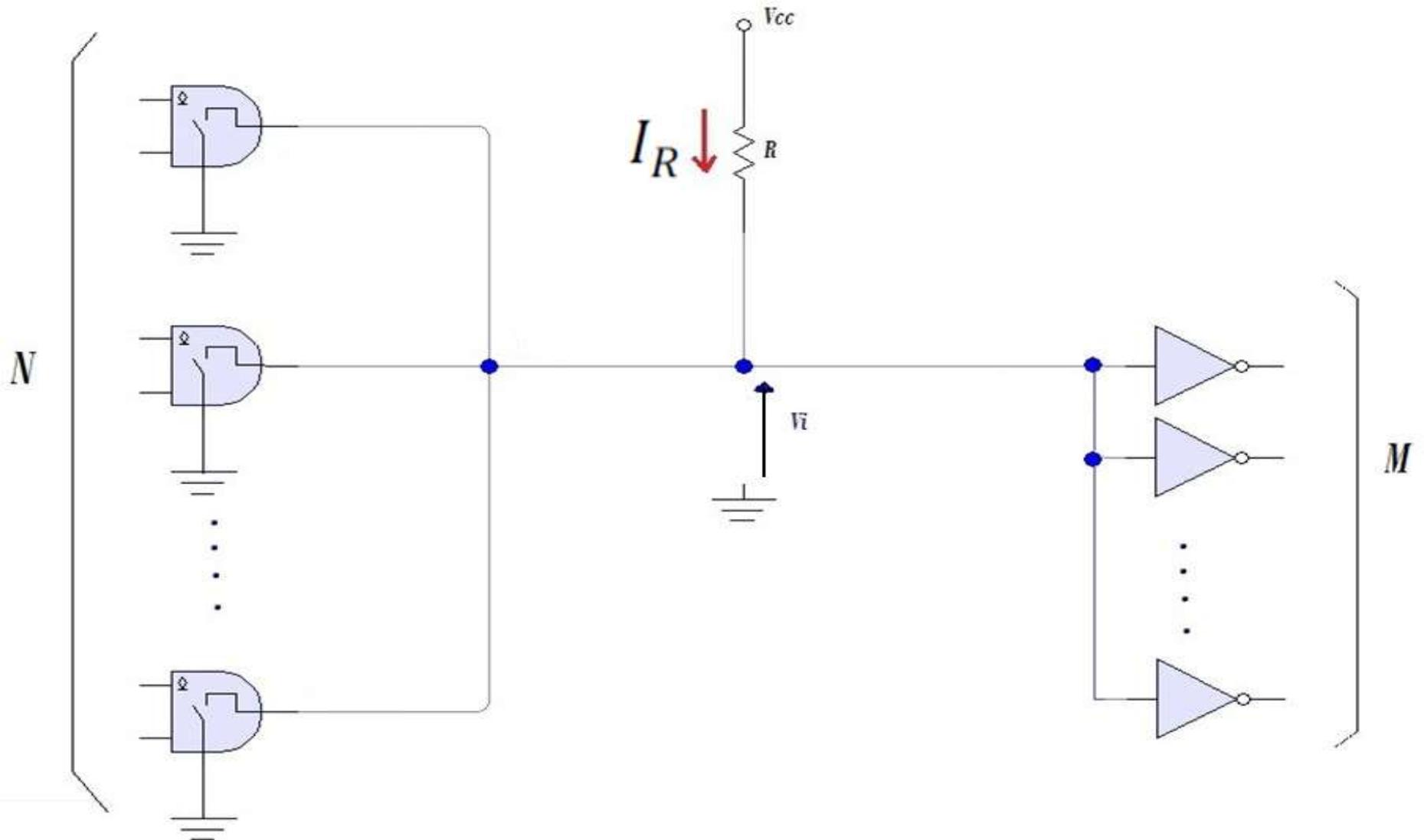
La compuerta solo puede poner el 0 lógico. Cuando debería poner el 1 lógico está abierta, pero el **resistor externo R** permite tener un nivel alto.

En las hojas de datos se indica cómo acotar los valores **mínimo** y **máximo** de R.

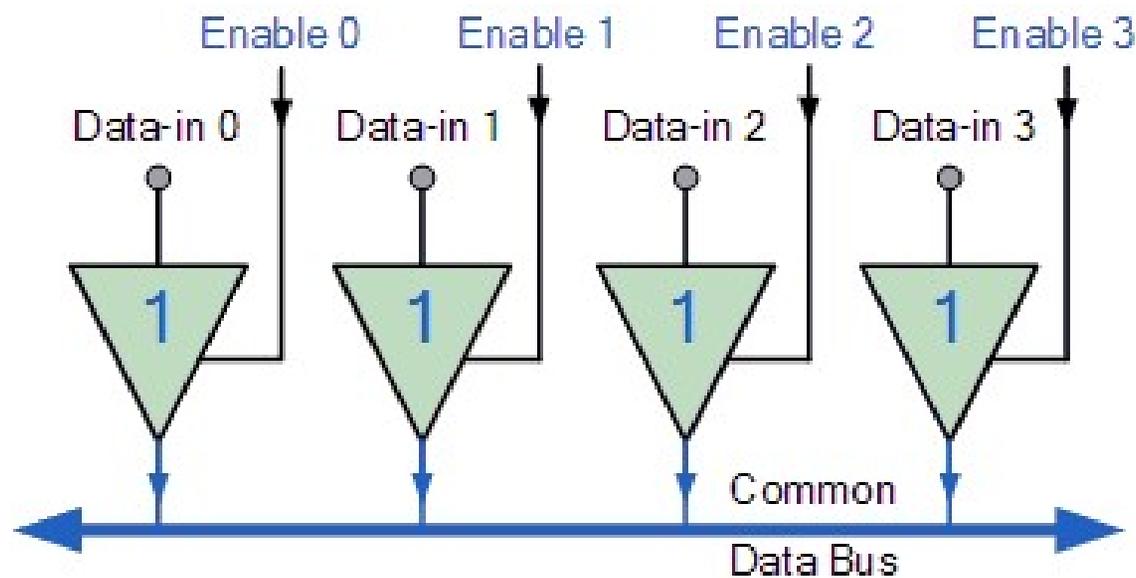
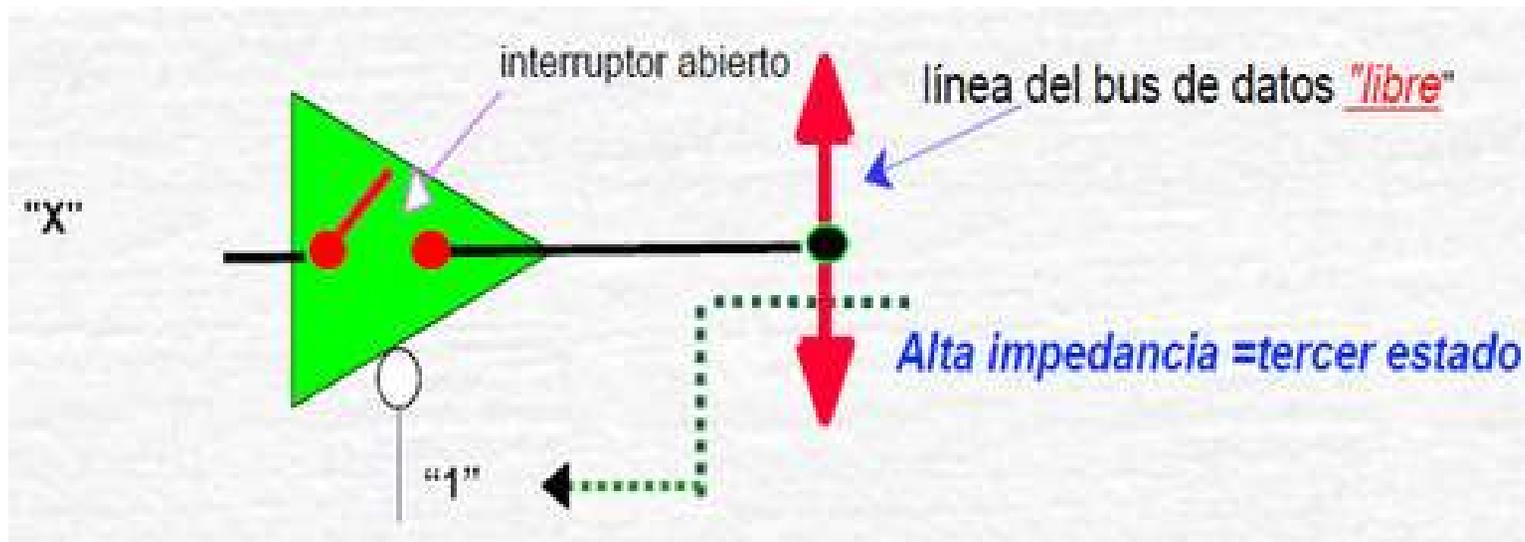
Para **bajo consumo** elijo R cercana a la máxima (menor corriente, $P = V \cdot I$) y para **alta velocidad** cercana a la mínima ($\tau = R \cdot C$).



Salidas Open Collector / Open Drain



Salida Tri-state



Resumen de tipos de salidas

TTL

Standard (Totem Pole)
Open Collector
Tri-State

CMOS

Standard
Open Drain
Tri-State

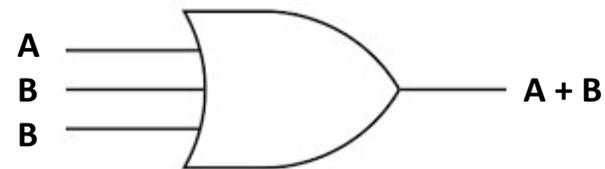
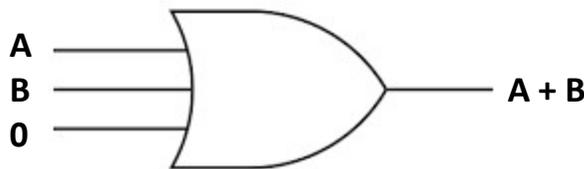
Tipo de salida	Velocidad	Conexión en bus
Totem Pole	SI	NO
Open Collector	NO	SI
Tri- State	SI	SI

Entradas no utilizadas

Debemos tener en cuenta que si una entrada **no está conectada** a ningún potencial (flotante), podrá tomar valores que afecten al funcionamiento de la compuerta.

Se deben conectar las **entradas** de una compuerta que **no se utilizan** a un potencial que **no afecte la operación lógica**.

$$A+B = A+B+B = A+B+0$$



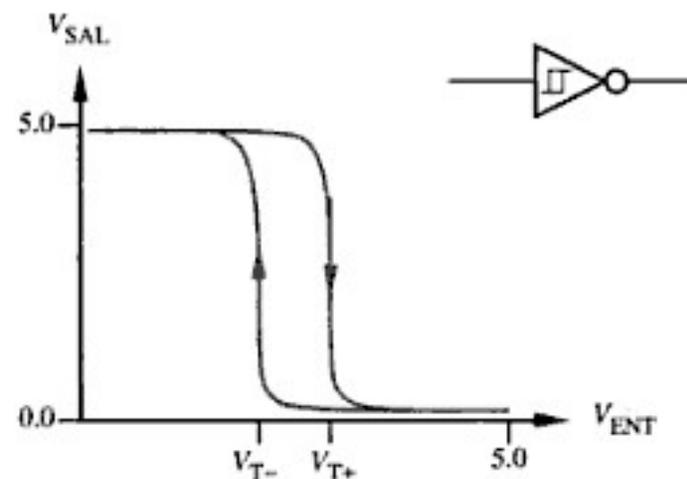
$$A \cdot B = A \cdot B \cdot B = A \cdot B \cdot 1$$



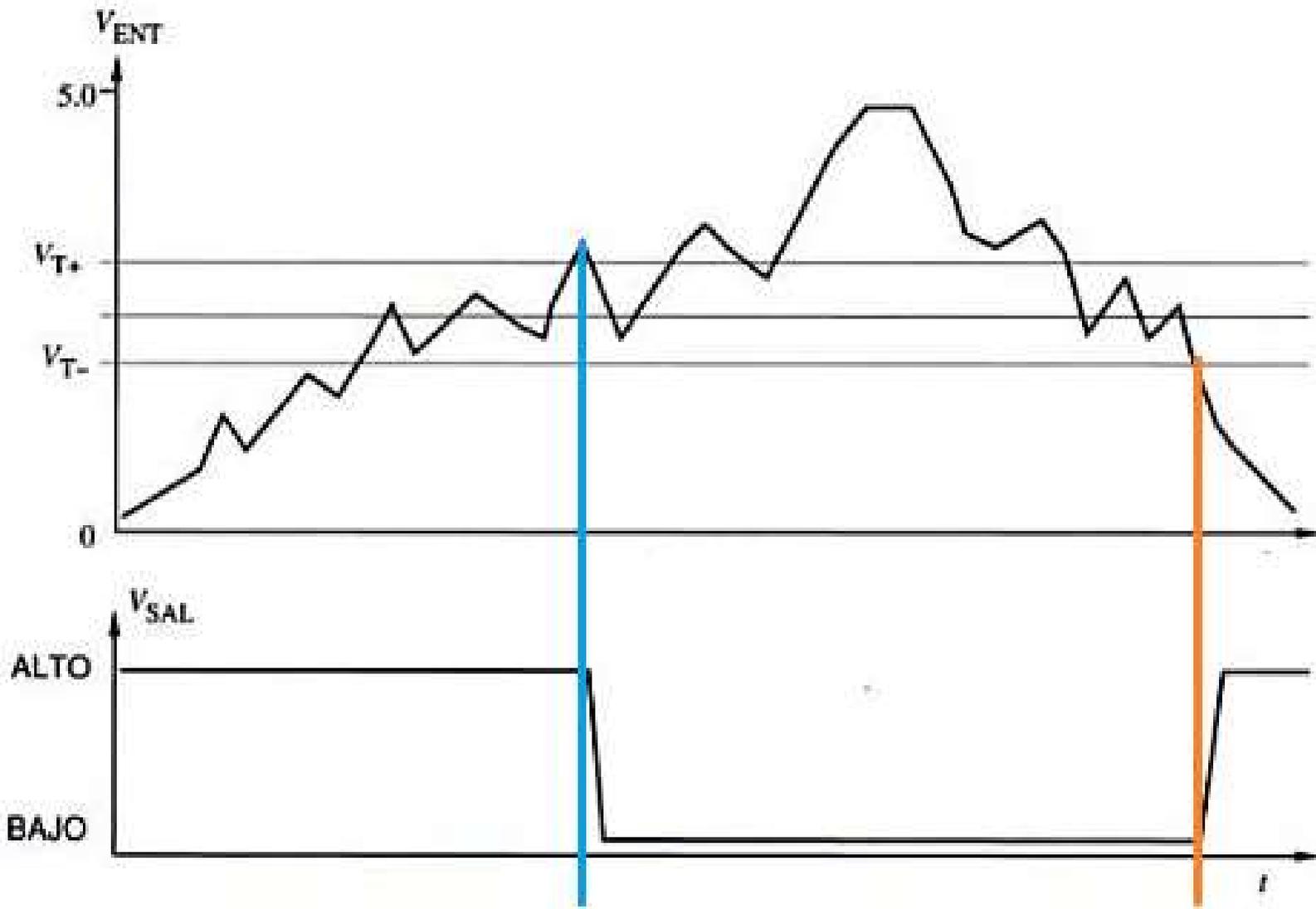
Entrada Schmitt Trigger

Recommended Operating Conditions

Symbol	Parameter	54LS14			DM74LS14			Units
		Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V_{T+}	Positive-Going Input Threshold Voltage (Note 1)	1.5	1.6	2.0	1.4	1.6	1.9	V
V_{T-}	Negative-Going Input Threshold Voltage (Note 1)	0.6	0.8	1.1	0.5	0.8	1	V
HYS	Input Hysteresis (Note 1)	0.4	0.8		0.4	0.8		V
I_{OH}	High Level Output Current			-0.4			-0.4	mA
I_{OL}	Low Level Output Current			4			8	mA
T_A	Free Air Operating Temperature	-55		125	0		70	°C



Entrada Schmitt Trigger



Familia TTL

Subfamilias: 74XXXNN

	Standard
L	Low Power
H	High Speed
S	Schottky
LS	Low Power Schottky
AS	Advanced Schottky
ALS	Advanced Low Power Schottky
F	Fast

Familia CMOS

Subfamilias: 74XXXNN (llevan una C)

Serie 4000 (antigua)

C

CMOS

AC

ACT

Advanced

HC

HCT

High Speed

AHC

AHCT

Advanced High Speed

VHC

VHCT

Very High Speed

BiCMOS:

Tiene las ventajas de TTL y CMOS

Susceptibilidad a descargas electrostáticas en CMOS:

Son susceptibles a daños como consecuencia de su alta impedancia de entrada. Una pequeña carga electrostática que circule por estas altas impedancias puede dar origen a voltajes peligrosos.

Están protegidos contra este tipo de daño mediante la inclusión en sus entradas de diodos de protección en inversa. Si bien los diodos por lo general cumplen con su finalidad, algunas veces no comienzan a conducir con la rapidez necesaria para evitar que el CI sufra daños.

Por consiguiente, sigue siendo buena idea observar las precauciones de manejo recomendadas por el fabricante para todos los CI CMOS.

Para ello se dispone de una serie de medidas como pisos conductivos, uso de ropa antiestática, referencia del operario a tierra, etc.

LVTTL y LVCMOS

Reduciendo la tensión de alimentación se reduce el consumo de potencia. Por ello aparecen las familias **LV** (Low Voltage): **LVTTL** y **LVCMOS**.

